



産業用 IoT イノベーション の加速

目次

IoT イノベーションの加速	3
産業用 IoT	4
• 産業用 IoT における FPGA の製品価値	4
コネクティビティー	5
• Time-Sensitive Networking (IEEE 802.1 – TSN)	5
• 相互運用性	5
- OPC UA の主な特性	6
アクセラレーション・スタック	7
• パフォーマンスを向上しながら簡素化	7
• Open Programmable Acceleration Engine (OPAE) テクノロジー	8
機能安全	9
セキュリティ	10
制 御	11
• ファクトリー・オートメーション : ドライブ	11
- モーター制御ソリューション	11
- モーター制御リファレンス・デザイン	12
- モーター制御の使用事例	12
• ファクトリー・オートメーション : PLC	13
- PLC 向けの FPGA 使用事例	13
- PLC アプリケーションにおける FPGA の利点	14
• マシンビジョン	15
開発環境と開発ツール	16
産業用製品の選択	18
• インテル® MAX® 10 デバイスファミリー	18
• インテル® Arria® 10 デバイスファミリー	18
• インテル® Cyclone® デバイスファミリー	18
• 産業用 IoT の推進 : インテル® Enpirion® 電源ソリューション	19
詳細情報	19

IoTイノベーションの加速

ファクトリー・オートメーション、プロセス・オートメーションから、エネルギー・インフラストラクチャー、マシンビジョン・システムまで、さまざまな産業用製品がより良い社会の実現に役立っています。PLC、モーター制御、機能安全、セキュリティの各ソリューションを使用している従来型の産業市場では、インテル® FPGAを活用することで産業用製品の安全性、信頼性、柔軟性が実現されており、産業機器メーカーは将来を見据えた製品を設計し、いち早く市場に投入できるようになります。

インダストリー 3.0 からインダストリー 4.0 へと進むには、産業用デバイスをリアルタイムで接続し、データを収集して、スマートな意思決定を行う、高度なコンピューティングを使用した「接続 - スマート - 自律運用」のインテリジェント・システムを構築する必要があります。確定的な接続を提供する Time-Sensitive Networking (TSN) と相互運用性を実現する OPC-UA により、工場の現場でまだ接続されていないデバイスを接続することができるようになります。リアルタイム接続のデバイスから収集したデータは、分析、制御を経て、一部がクラウドに送信されて処理または保存されます。このマシンラーニング分析がスマート・ファクトリーを実現し、ディープラーニング分析への依存度が極めて高い、完全な自律運用型工場へ移行していくと考えられます。

次世代のスマート・ファクトリーでは、より高度な接続性、セキュリティ、安全性が求められ、運用にはこれまで以上の効率化が欠かせません。産業用オートメーション機器をスマート・ファク

トリーへと変換するのがインテル® FPGA です。この大きな変化を可能にするテクノロジーやサービスを導入するには、人工知能 (AI) ペースの分析と組み合わせたハードウェア / ソフトウェア・アーキテクチャーに変更する必要があります。インテル® FPGA が実現する接続性とアクセラレーターまたは AI ソリューションによる高性能の低レイテンシー機能が、次世代オートメーション・システムにどのようなメリットをもたらすか、その仕組みを説明します。

図 1 は、固有の要件に対処する、クラウド対応の産業用複合システムを示しています。大規模なシステムには、クラウド・ネットワーク、オンサイト・ネットワーク、エッジ・ネットワークなどのいくつかの層があります。

機能安全 (IEC 61508) や **制御 (IEC 61131)** などの従来の規格に加え、ネットワーク全体にわたり、**接続性 (Time-Sensitive Networking (TSN))**、**相互運用性 (OPC Unified Architecture (OPC UA))**、**アクセラレーション**、**セキュリティ**に関連する新たな要件に対応する必要があります。エッジ分析と分散制御が必要なアーキテクチャーでは、モーションやほかの製造プロセスを精密に制御できるネットワーク・オーケストレーション・ソフトウェアが必須です。

このドキュメントでは、インテル® FPGA を活用したさまざまな産業用システム向けソリューションの概要を説明します。

図 1. 産業用オートメーション・アーキテクチャー



産業用 IoT

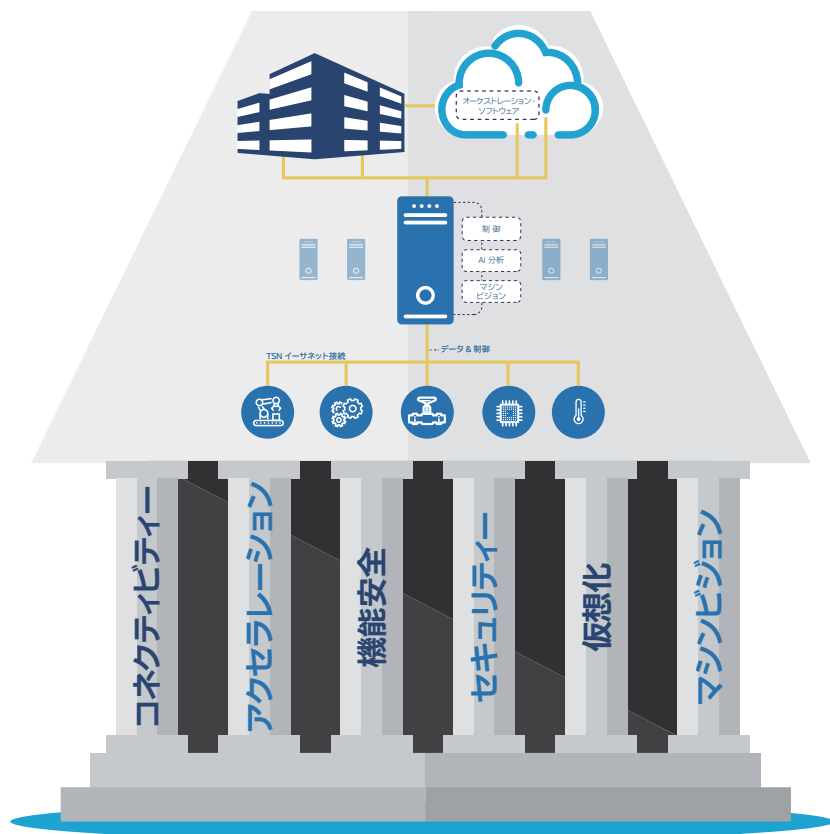
工場の現場にあるセンサーやアクチュエーターから、エッジ、エンタープライズ・クラウドへのエンドツーエンド接続によって、かつてないほど運用効率を向上させる可能性が開かれています。これを実現するのが、このユビキタスな接続と自動運用の組み合わせです。

インダストリー 4.0 のビジョンを実現するというのは、工場の現場で「モノ」のインテリジェント化が進み、より相互に接続されていくということです。同時に、これまでクラウドでのみ利用してきた AI などの機能を統合することで、「エッジ」がより強力になります。エッジ・コンピューティングを加速する要因としては、次のような機能の必要性が挙げられます。

- ・リアルタイム接続
- ・可用性の向上
- ・セキュリティの強化、リスクの低減
- ・ローカル・インテリジェンス
- ・大容量データを処理、調整、使用できる性能
- ・コストのかかるクラウド・インフラストラクチャーへの依存の軽減

図2は、インテルのCPU/FPGAソリューションにより実現可能なエッジ・ゲートウェイ実装のアーキテクチャーを示しています。

図2. 産業用 IoT を実現する柱となるテクノロジー群



産業用 IoT における FPGA の製品価値

インテル® FPGA & SoC FPGA は、柔軟な接続オプション、分析に対応する拡張性に優れた処理能力、相互運用性、運用管理性、そしてセキュリティ・アルゴリズムを促進する高いファブリック性能を提供するうえで極めて重要な役割を果たしており、従来のプロセッサよりも大幅に少ない消費電力プロファイルでこれを実現します。インテル® FPGA の柔軟性およびパフォーマンスとインテル® プロセッサの拡張性を組み合わせることで、産業用 IoT に最適なソリューションが提供されます。

スマート・ファクトリーの有線接続では、IEEE 802.1 TSN やソフトウェア・フレームワーク OPC-UA といった新しい規格での新しい標準に対応する必要があります。FPGA ベースのさまざまな TSN ソリューションは、確定的な接続と、さまざまな産業機器を組み合わせることができる柔軟性を提供します。

コネクティビティー

Time-Sensitive Networking (IEEE 802.1 – TSN)

TSNは、産業用オートメーション、変電所オートメーション、マシンビジョン、自動運転ネットワーク、ロボットなど、さまざまなエンドマーケットにおいて、確定的なイーサネット通信のネットワーク規格の1つとして機能することで、産業用IoTおよびインダストリー4.0を実現する主要テクノロジーとなることが示されています。

インテル® FPGAを基盤とするTSNソリューションを最終製品に統合することにより、リアルタイム・イーサネット通信の利点をユーザーが確実にフル活用できる、PLC、I/Oコントローラー、産業用ゲートウェイ/PC/サーバーを構築できます。インテル® FPGAベースのTSNソリューションは、次のIEEE 802.1規格に準拠します。

- 802.1Qbv
- 802.1Qcc
- 802.1AS
- 802.1ASrev
- 802.1Qbu
- 802.1CB
- 802.1Qci

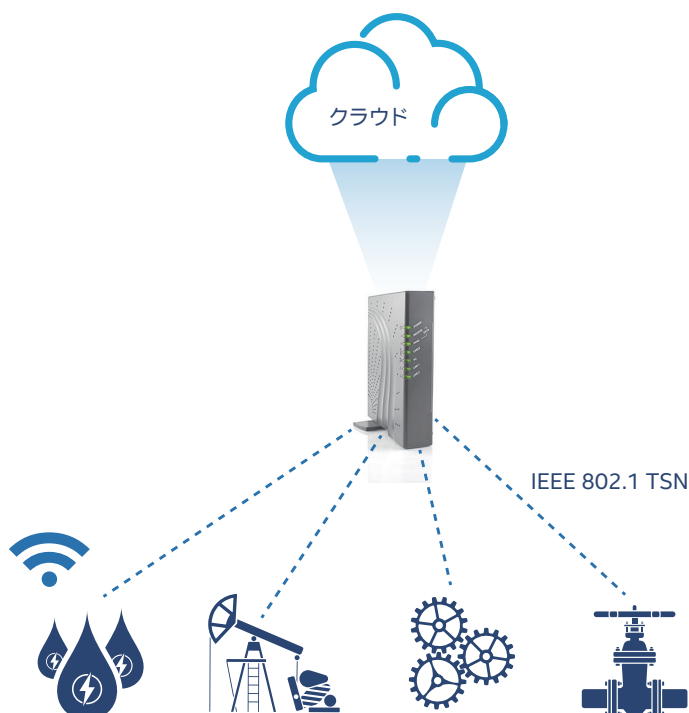
インテルは、リアルタイム・ネットワーキング・プラットフォームと安全管理の分野をリードするTTTech社と提携しています。TTTech社が提供するインテル® FPGA向けのTSN IPリファレンス・デザインが、リアルタイム接続ソリューションを実現。また、同社のTSN IPは複数のTSNサブ規格をサポートし、産業機器間のリアルタイムな接続を可能にします。

相互運用性

OPC UA: 産業用IoTとインダストリー4.0の実現に不可欠なオープンデータ接続

セキュリティが確保された信頼性の高いオープンデータ接続は、ビジネスと運用のこれまでにない改善に向けたインダストリー4.0と産業用IoTの基盤となる中心的要素であり、エンドユーザーとデバイスベンダーがまさに望んでいるものです。インダストリー4.0アプリケーションにおける主要なデータ接続手法として認められているOPC UAプロトコルは、ジョブに必要な柔軟性、セキュリティ、拡張性を提供します。現在の進化しつつある産業用IoTとインダストリー4.0のデータ接続に関する課題に取り組むために設計されたOPC UAは、多様なすべての産業用IoTコンポーネントが、重要な意味を持つ(コンテキスト豊富な)データを安全かつ効率的に共有するにはどうすればよいかという問題に対する明確な解決策となります。

図3. モノからクラウドへのリアルタイム接続



OPC UAの主な特性

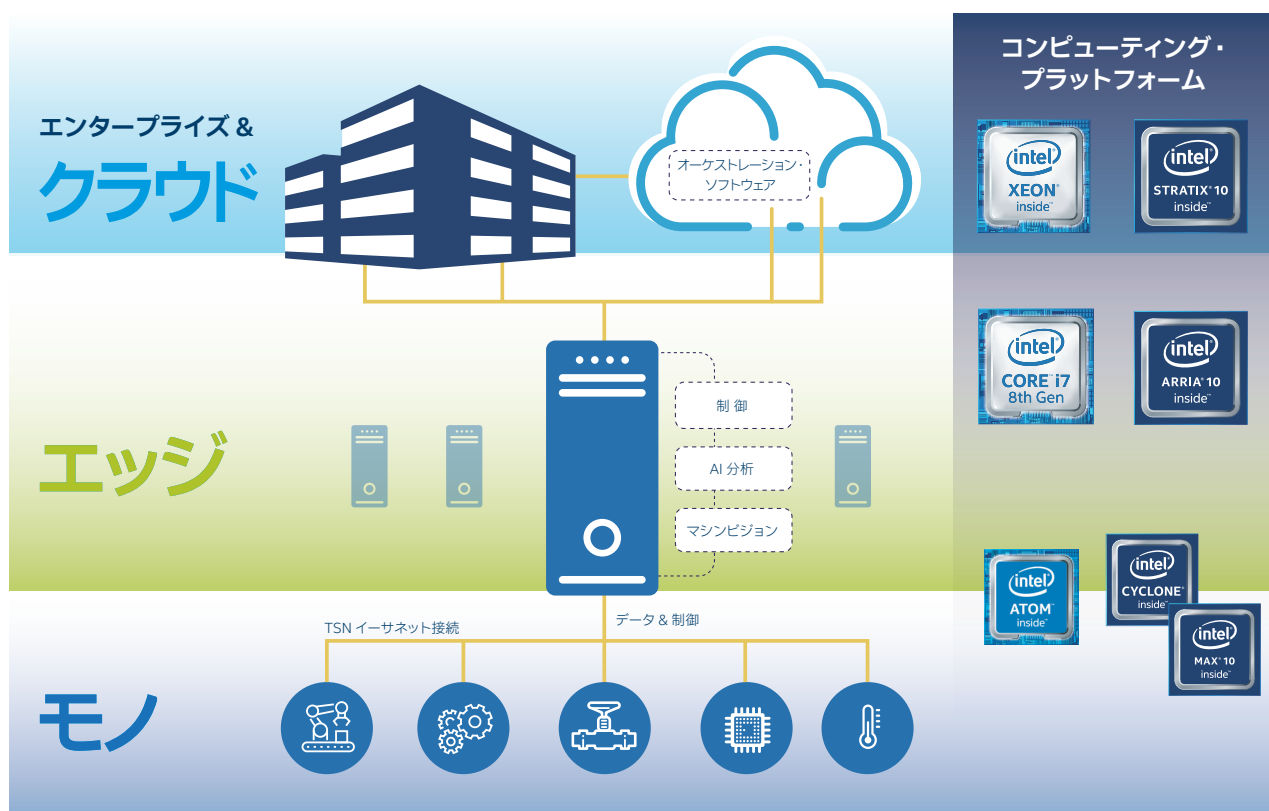
拡張性: OPC UA は、ネットワーク化されたほぼすべてのセンサーや、デバイス、コントローラー、アプリケーション上で実行できます。OPC UA 規格では、小型のスマートセンサーがコントローラーやPCの処理能力(いずれも1秒当たり百万を超える更新を維持)を備えていないことを考慮して、OPC UA サーバー機能をプロファイルにグループ化します。これによってベンダーは、特定のアプリケーション用に実装する必要がある適切な機能レベルと性能レベルを選択することができます。

セキュリティ: ITとOT(運用技術)のセキュリティのベスト・プラクティスを使用して一から設計された OPC UA は、ITとOTに関連する問題に対処します(例えば、データに常にアクセスできるようにして工場の現場で最大限の稼働時間を確保すると同時に、データソースのセキュリティも保護します)。ITセキュリティに関する一般的な懸念を払拭する OPC UA のセキュリティは、公開鍵基盤(PKI)に基づくベスト・プラクティスの採用によってシステム間の信頼を確立し、暗号化と署名を使用してデータの機密性と完全性を最初の段階から保証します。

柔軟性: オペレーティング・システム(OS)およびプラットフォームに依存しないという利点を生かし、OPC UA は、OSのないベアメタルシステムから、カスタム・リアルタイム・オペレーティング・システム(RTOS)、メインストリーム・オペレーティング・システム(Linux*、Windows* など)まで、さまざまなプラットフォームとOSに実装できます。OPC UA はその柔軟性により、ほぼすべての新規または既存のネットワーク製品で使用することが可能です。

将来性: OPC UA では、急速に進化するネットワーク化およびITセキュリティ対策に対応し、以前の OPC UA 実装環境を中断せずに、バイナリー、HTTPS、Advanced Message Queuing Protocol (AMQP) などの基礎となるトランスポート・プロトコルをアップグレードできるため、投資収益率(ROI)が維持されます。

図 4. 産業用オートメーションとインテル製品



アクセラレーション・スタック

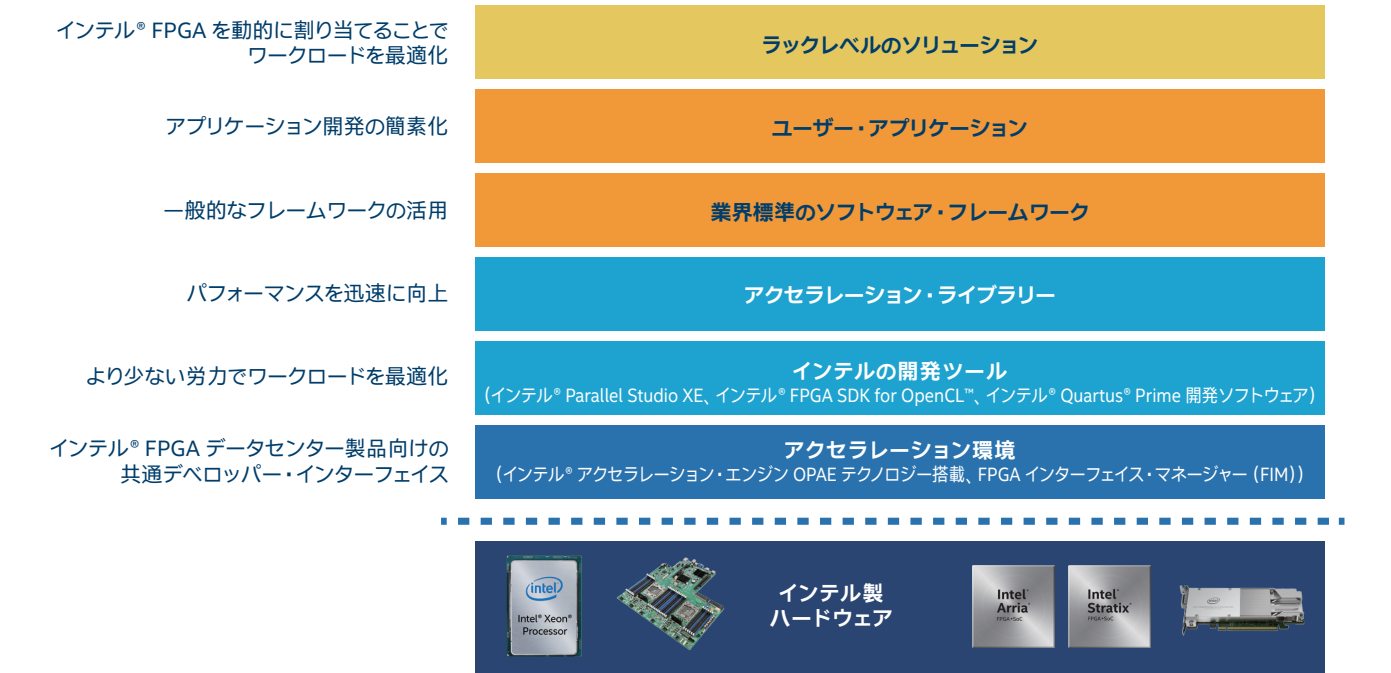
パフォーマンスを向上しながら簡素化

インテル® アクセラレーション・スタック (インテル® Xeon® CPU & FPGA 対応) は、インテルが設計および提供するソフトウェア、ファームウェア、ツールを集めた堅牢なアーキテクチャーであり、インテル® FPGA を簡単に開発および導入してデータセンターのワークロードを最適化できます。時間の節約、コードの再利用、世界初の共通デベロッパー・インターフェイスなど、設計エンジニアにさまざまなメリットをもたらすインテル® アクセラレーション・スタック (インテル® Xeon® CPU & FPGA 対応) は、最適化および簡素化されたハードウェア・インターフェイスとソフトウェア・アプリケーション・プログラミング・インターフェイス (API) を備えていることから、開発者は時間を節約して付加価値の高い独自ソリューションの構築に集中できます。

インテル® アクセラレーション・スタック (インテル® Xeon® CPU & FPGA 対応) は、設計エンジニアに次のようなメリットをもたらします。

- 付加価値の高い独自ソリューションの構築に集中できるよう、開発者の時間を節約
- 複数のインテル® FPGA フォームファクター製品間でコードの再利用が可能
- インテル® FPGA データセンター製品用として、世界初の共通デベロッパー・インターフェイスを確立
- 最適化および簡素化されたインテル製ハードウェア / ソフトウェア API を提供
- インテルのパートナー・エコシステムによる採用の拡大により、認知度が高まり、使いやすさが向上

図 5. アクセラレーション・スタック



Open Programmable Acceleration Engine (OPAE) テクノロジー

Open Programmable Acceleration Engine (OPAE) テクノロジーは、FPGA 製品の複数の世代やプラットフォームの間で一貫した API を提供するソフトウェア・プログラミング・レイヤーです。OPAE は、ハードウェア固有の FPGA リソースの詳細を抽象化すると同時に、ソフトウェアのオーバーヘッドとレイテンシーを最小限に抑えることを目的として設計されています。オープン・エコシステムの促進と、データセンターのワークロードにおける FPGA アクセラレーションの普及を目指して、インテルは業界および開発者コミュニティ向けテクノロジーのオープンソース化に取り組んでいます。

OPAE テクノロジーの特長は次のとおりです。

- 軽量のユーザースペース・ライブラリー (libfpga) を提供
- ライセンスを提供 : FPGA API (BSD)、FPGA ドライバー (GPLv2)
- Linux* カーネルにアップストリームされる FPGA ドライバー
- 仮想マシンとベアメタル・プラットフォームの両方をサポート
- 組み込み AFU シミュレーション環境 (ASE) により、アクセラレーター機能の開発とデバッグの期間を短縮
- ガイド、コマンドライン・ユーティリティー、サンプルコードを提供

図 6. OPAE テクノロジー

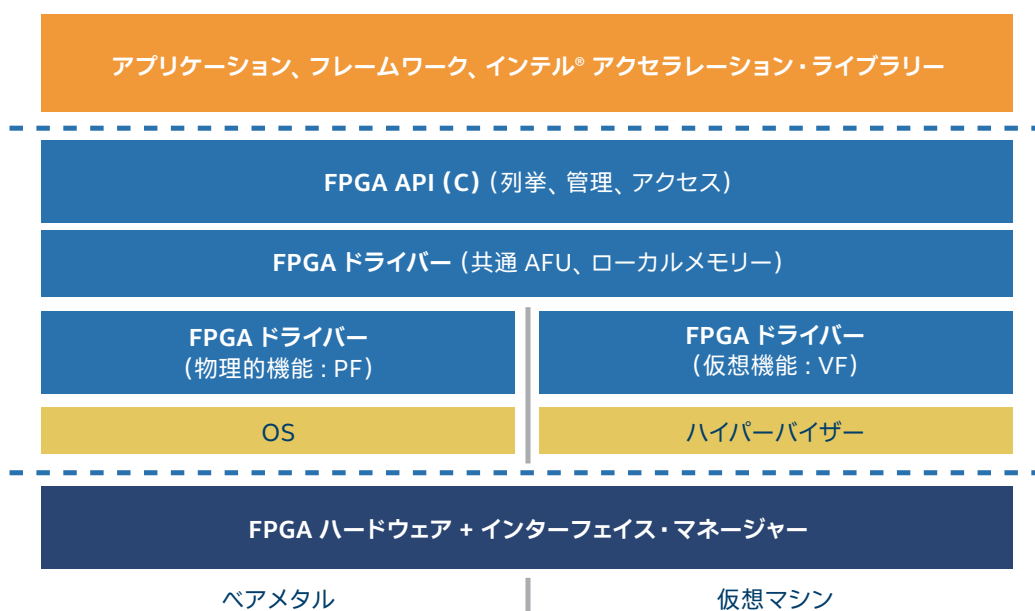
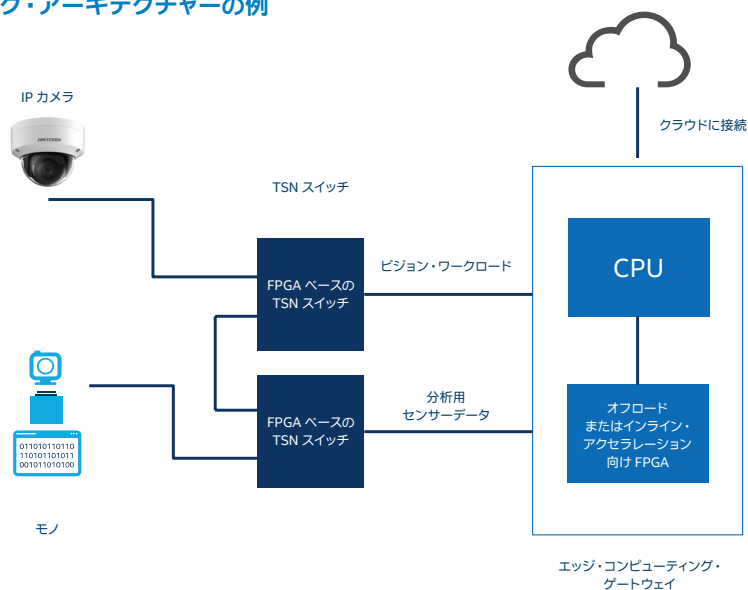


図 7. エッジ・コンピューティング・アーキテクチャーの例



機能安全

IEC 61508 機能安全は、機械、輸送、プロセス・オートメーションの各セクターの産業用システムにおいて、ますます中心的な要件となっています。オペレーターが負傷するリスクを抑えるための政府指令と運用効率改善の要求により、より包括的な機能安全機能の必要性が高まっています。

安全性を確保するために、以下の事項が考慮され、全体的な複雑さが増しています。

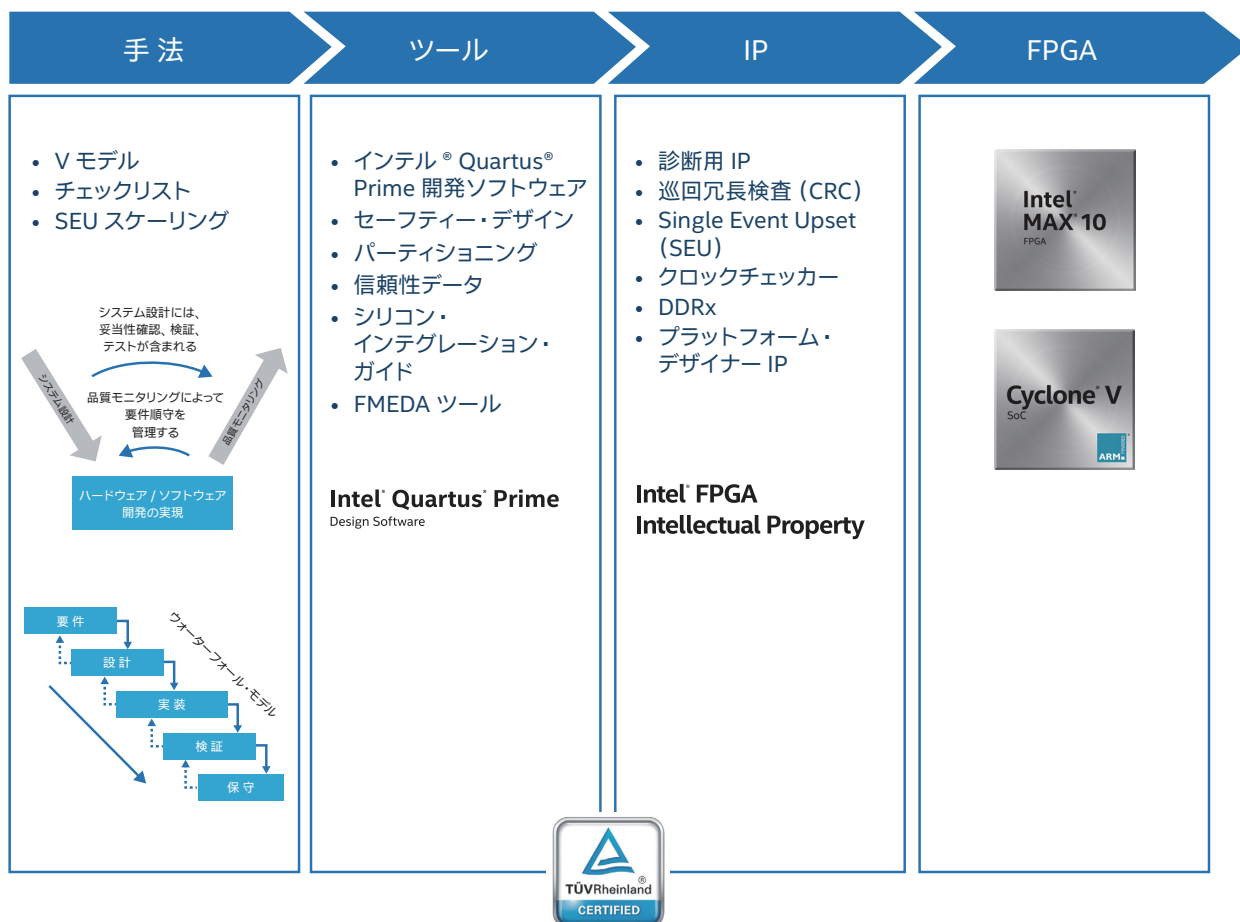
- IEC 61508と業界固有の派生規格で定められた適切なセーフティー・インテグリティ・レベル (SIL) を満たす製品の、スケジュールに沿った、かつ予算内での認証
- 現時点の各種要件に従うと同時に、製品の寿命期間に進化し続ける要件にも対応する設計を行う柔軟性
- 機能全体のうち安全性の認証を行う部分とそうでない部分をより少数のディスクリート・デバイスに統合することによるコストとリスクの削減

インテルは、認証プロセスの簡素化と迅速化を実現するために、TUV Rheinlandと緊密に協力して、IEC 61508 SIL 3 認証取得済みのツール、ツールフロー、デバイス、信頼性データを網羅する総合的な機能安全パッケージを世界で初めて提供した FPGA

サプライヤーです。インテル® FPGA の TUV 認証済み機能安全パッケージは、次のようなソリューションを提供することで、システムレベルの認証プロセスを簡素化および迅速化します。

- **IEC 61508 認証済みの FPGA 向け V フロー (ツールフロー)**
- 認証済みソフトウェア・ツール・チェーン: インテル® Quartus® Prime 開発ソフトウェア
- デザインの完全性を監視するための、認証済みの診断用 IP (IEC 61508 規格のドキュメントとソースコードが付属)
- 機能安全認証済みソフトウェア実装を可能にする Nios® II ロックステップ、SIL 3 認証済みスマート・コンパレーター IP
- セーフティー・セパレーション・デザイン・パーティショニング: デザイン全体の再認証の必要性を抑えながら、迅速なアップグレードとバグ修正という FPGA の利点を維持するツールフロー
- 機能安全リファレンス・ボード: SIL 3 の機能安全システムを実装するためのボードとデザイン例を提供
- Failure Modes, Effects, and Diagnostic Analysis (FMEDA): IEC 61508 固有の包括的で詳細な故障率計算を提供し、顧客による認証データの生成を簡素化

図 8. 機能安全データパッケージ



セキュリティ

安全性および信頼性と組み合わせられたセキュリティは、産業用IoTの重要な要件であり、リンク暗号化などの単純な方法を上回るセキュリティ手法が必要です。セキュリティ・フレームワークには、以下の機能面での特長が含まれます。

エンドポイントの保護: エッジおよびクラウドにあるデバイスに防御機能を実装します。第1に考えなければならない事項として、物理的なセキュリティ機能、サイバー・セキュリティ手法、信頼できるIDがあります。

通信と接続の保護: エンドポイントの保護による信頼できるID機能を使用して、トラフィックの認証と承認を実装します。完全性および機密保護のための暗号化手法によって、通信でやり取りされるデータのセキュリティを確保します。

「ブラウンフィールド」とは、新しいソリューションおよびコンポーネントが、既存のレガシー・ソリューションと共存し、相互運用されている環境を指します。この用語は、レガシーシステムが存在しないためにそのような制約がない環境を指すグリーンフィールドと対比して使用されます。既存のブラウンフィールドの展開に対してセキュリティを実装するにあたっては、可能な限り悪影響が及ばないように配慮する必要があります。ブラウンフィールドにあるエンドポイントの場合、最大の考慮事項は、セキュリティ制御の追加によって、既存のビジネスプロセスが中断されないようにすることです。

セキュリティを迅速かつ効果的に実装する最も一般的な手法は、セキュリティ・ゲートウェイを導入して、その内側にあるデバイスにセキュリティ機能を提供するというものです。一般的な機能には、以下が含まれます。

- IDの保管と管理
- 相互認証
- ネットワーク・トラフィックの承認
- 機密保護および完全性の制御

インテル® FPGAは、必要なセキュリティを追加するだけでなく、レガシーパスへの接続も可能にする安全なゲートウェイを作成することによって、安全なグリーンフィールド環境だけでなくブラウンフィールド環境にもセキュリティ機能を提供します。

FPGA実装は、ホワイトリスト方式とファイアウォール機能を提供するため、ソフトウェア暗号化機能の高速化に適しています。

FPGAによるInternet Protocol Secure (IPsec)接続の高速化では、CPU使用率が4分の1[†]に低減され、スループットが7倍[†]以上に高速化されることがSilex Insightによって検証されています。

図9. セキュリティ・プラットフォーム

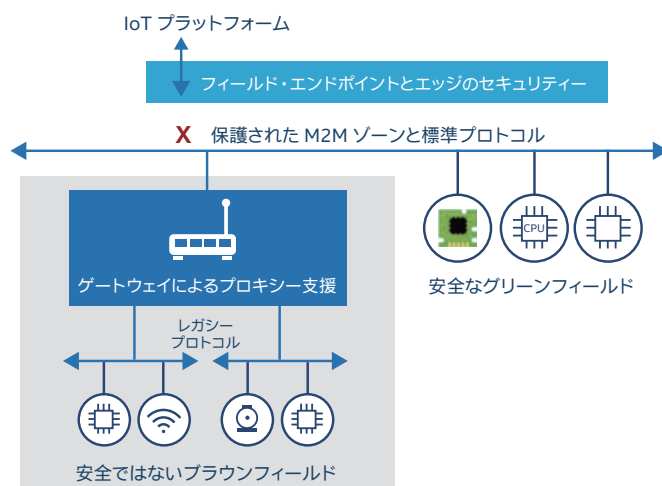
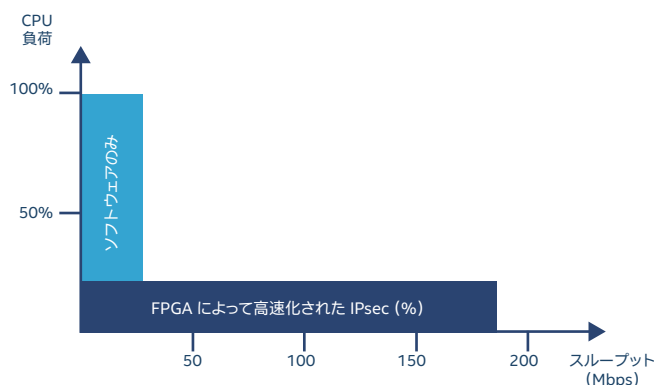


図10. FPGAアクセラレーションとCPU負荷



制 御

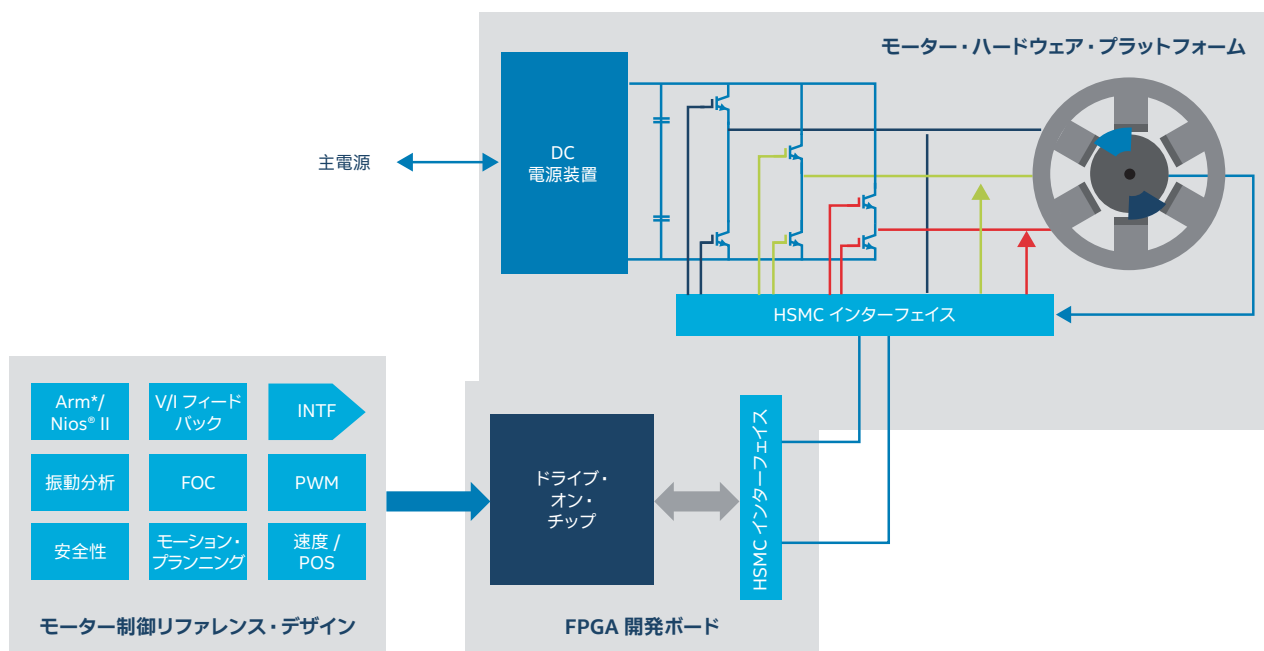
ファクトリー・オートメーション：ドライブ

モーター制御ソリューション

モーター制御とモーション・コントロールの設計では、アプリケーションごとに固有の課題があります。モーター制御の設計エンジニアのニーズに対処するために、インテルでは、図 11 に示すように、

モーター・ハードウェア・プラットフォーム、適切な FPGA 開発ボード、モーター制御リファレンス・デザインで構成されたモーター制御開発フレームワークを提供しています。

図 11. インテルのモーター制御開発フレームワーク



モーター制御リファレンス・デザイン

インテルのモーター制御リファレンス・デザインは、モーター制御アルゴリズムを迅速かつ簡単に設計するための主要なソフトウェア/ハードウェア Intellectual Property (IP) コアをエンジニアに提供します。これにより、モーター制御の設計時間を短縮して、システムレベルのカスタマイズに注力できます。

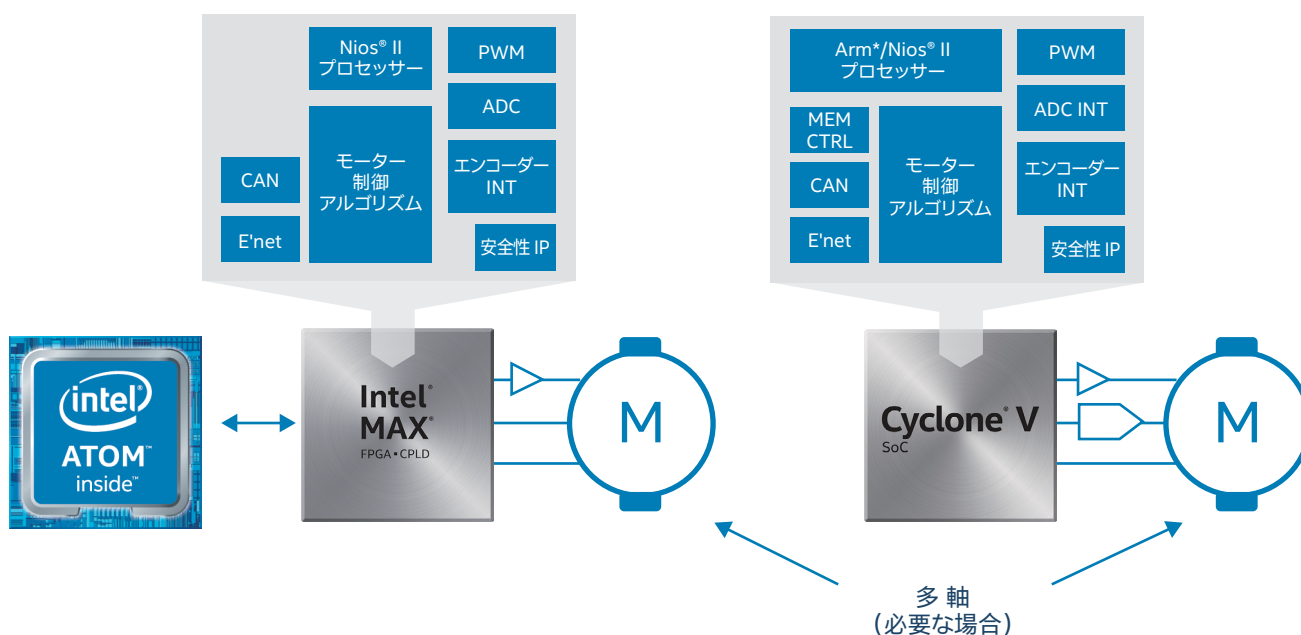
「AN 773: Drive-On-Chip Reference Design for MAX® 10 Devices (英語)」、 「AN 669: Drive-On-Chip Reference Design for Cyclone® V SoC Devices (英語)」では、リファレンス・デザインのダウンロードと使用方法について説明しています。リファレンス・デザイン自体は無料でダウンロードできます (<https://cloud.altera.com/devstore/platform/> (英語))。

インテルまたはインテルのパートナーのほかのIPと組み合わせると、安全性、接続、セキュリティの各機能を備えた、極めて正確でコスト効率の高いモーター制御 / モーション・コントロール・ソリューションを単一 FPGA に実装できるため、市場投入までの時間が短縮されます。

モーター制御の使用事例

図 12 は、2 つの一般的な FPGA 使用事例を示しています。通常、ドライブの設計ではプログラマブル・ロジックを、左側に示すようにコンパニオン・デバイスとして組み込むか、右側に示すように「ドライブ・オン・チップ」構成に組み込みます。いずれの場合も、プログラマブル・ロジックはモーター・ハードウェアと緊密に結合されるため、システム設計者は FPGA の独自の機能を活用できます。

図 12. モーター制御での FPGA 使用事例



PWM = パルス幅変調

AGC = アナログ-デジタル・コンバーター

ファクトリー・オートメーション：PLC

PLC 向けの FPGA 使用事例

図 13と図 14は、プログラマブル・ロジック・コントローラー (PLC) 向けの2つの一般的なFPGA使用事例を示しています。図 13で、FPGAはインテル® プロセッサに対するコンパニオン・デバイスとして動作し、ハードウェア・アクセラレーションと専用の接続機能 (IEEE 802.1 TSN や産業用イーサネットなど) を提供します。

このアーキテクチャは、特定のPLCファミリーのニーズに合うように適切なインテル® プロセッサを選択できるため、極めて拡張性に優れています。この例では、FPGAは、デザインで新たな

テクノロジーを採用する場合、つまり規格がやや流動的で、装置を導入した後の更新作業を考慮に入れる場合に特に効果を発揮します。図 15はシングルチップPLCを表し、インテルの産業パートナーであるExor International製の開発キットの主要機能を示しています。Arm® アーキテクチャは処理機能を提供し、ミッドレンジのPLCに必要なコア機能はCyclone® V SoC内に実装されます。このアーキテクチャは、コスト重視のデザインの場合に特に効果を発揮します。

図 13. PLC コンパニオン・デバイスとしてのFPGA (インテル® アーキテクチャー)

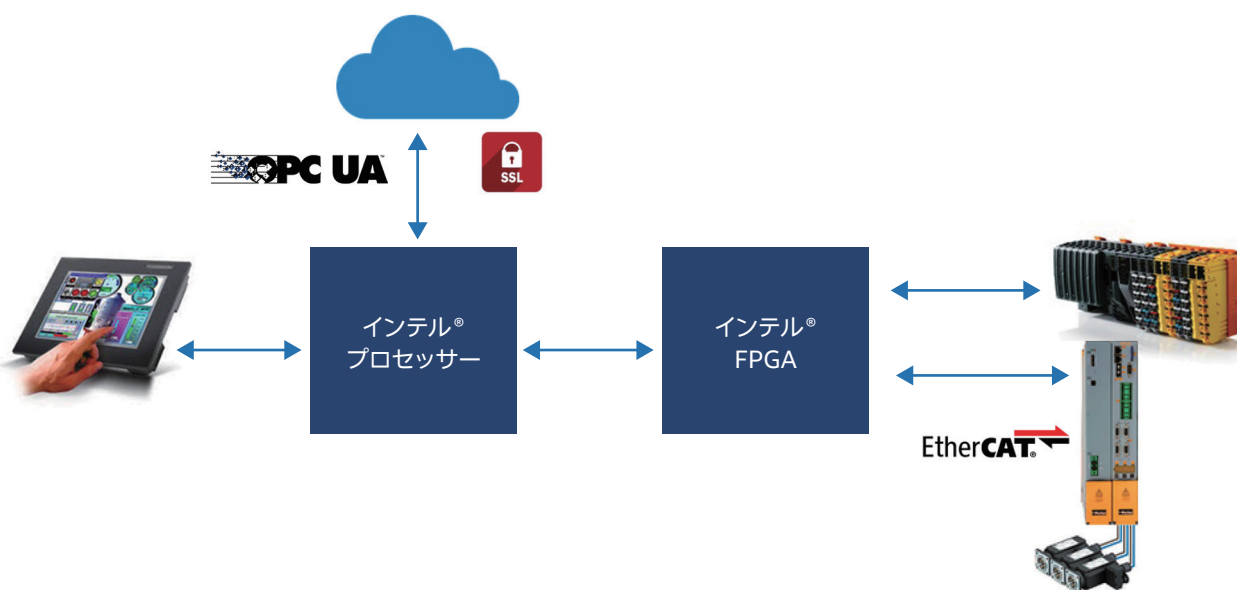


図 14. クラウド対応のPLCおよびI/O モジュール

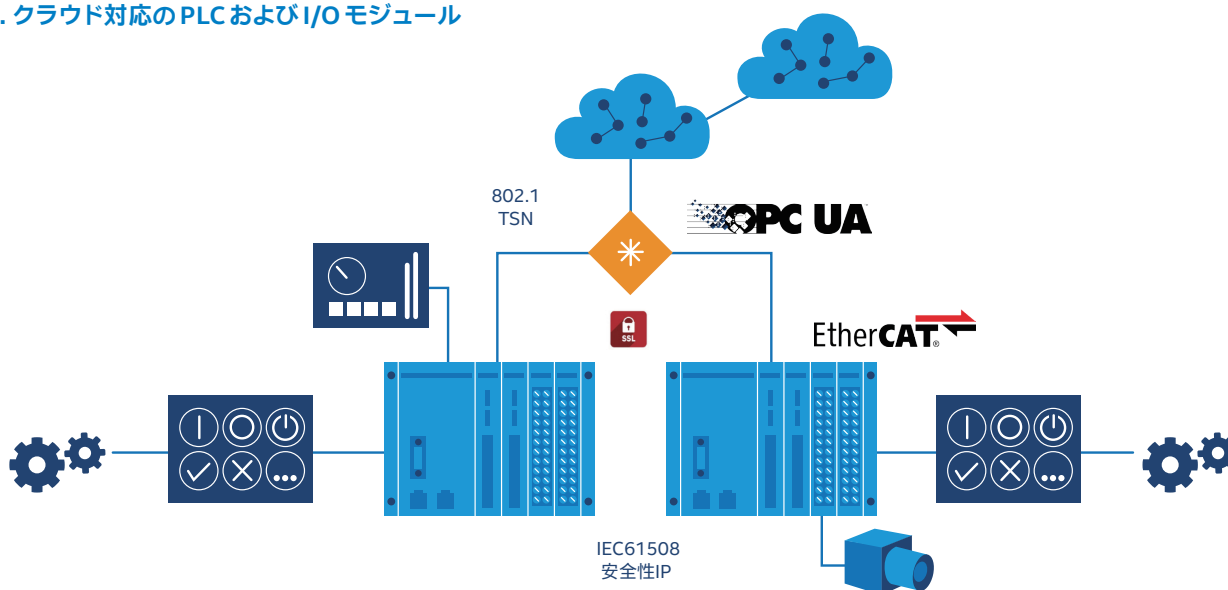
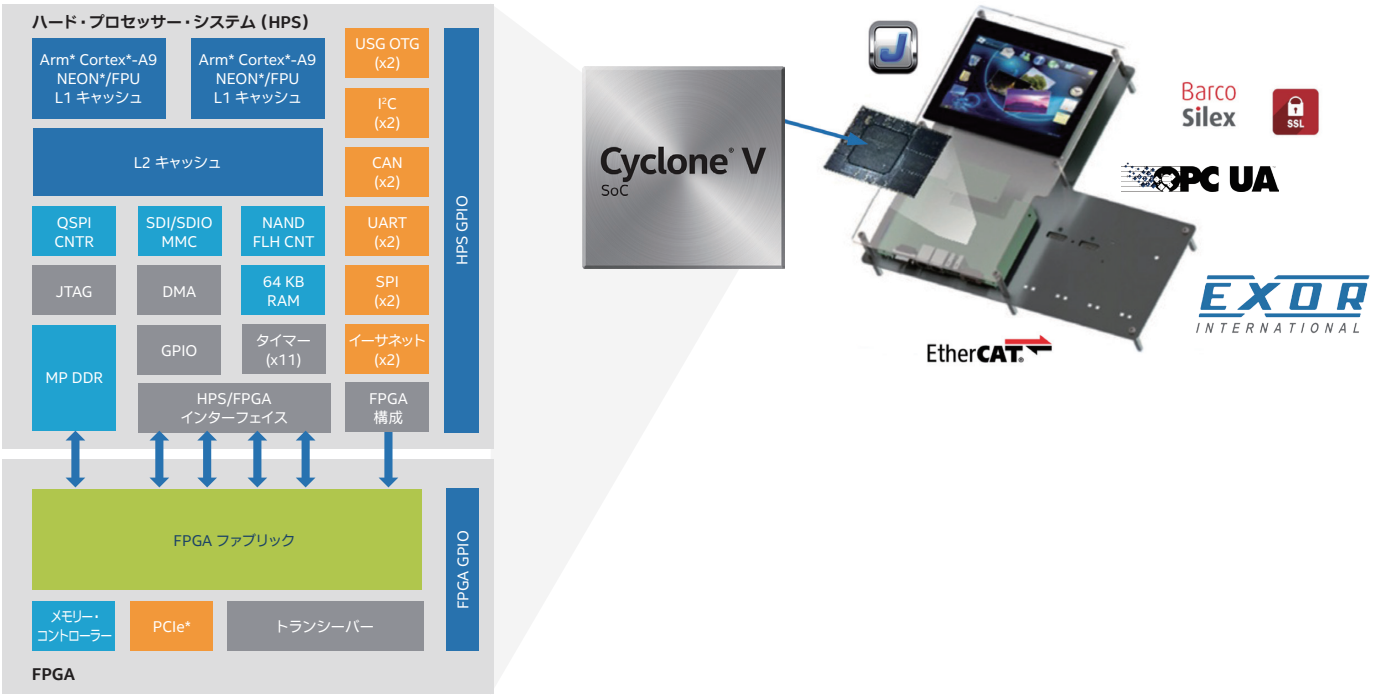


図 15. シングルチップ PLC 開発プラットフォーム (Arm* アーキテクチャー)



PLCアプリケーションにおけるFPGAの利点

プログラマブル・ロジックは、PLC アーキテクチャーに重要な利点をもたらします。

- 拡張性に優れた性能
- セキュリティーの強化
- 開発コストの削減と市場投入までの時間の短縮

機能	Cyclone® V SoC セクション	コメント
オペレーティング・システム	HPS	Linux* カーネル 3.8 RT
制 御	HPS	CODESYS*
接 続	HPS	EtherCAT*
セキュリティ	HPS + FPGA	ハードウェア・アクセラレーションによるOpenSSL*
相互運用性	HPS	OPC UA
ヒューマン・マシン・インターフェイス (HMI)	FPGA	ビデオ・コントローラー
HMI	HPS	グラフィックス・エンジン (JMOBIL)
接 続	HPS	フィールドバス・インターフェイス

マシンビジョン

マシンベースの画像検査 / 分析は、多くの産業用アプリケーションにかつてないペースで普及しつつあります。メーカーは、製造プロセスを迅速化し、欠陥を最小限に抑えてコストを削減できます。

インテル® FPGA が提供する最高レベルの I/O 接続とプログラミングの柔軟性により、異なる画像センサーの統合が大幅に簡素化されるので、画像パイプラインを精密にチューニングして、さまざまなユースケースに使用できるようになります。

コンピューター・ビジョン分析と組み合わせると、デジタル画像やビデオから得られる高レベルの識別情報によって、インテリジェントな監視、自律型ドローンでの衝突回避など、アプリケーションでのオブジェクト認識を実現できます。

インテル® アーキテクチャーとインテル® FPGA の組み合わせが、1つのシステムでイメージ・センサー・パイプラインとビジョン分析を最適に実行する、高性能のヘテロジニアス・コンピューティング・プラットフォームを実現します。

それにあたって、インテルでは使いやすいビジョン SDK によってアーキテクチャーの異種性を抽象化することで、デザインフローを簡素化します。同時に、きめ細かな制御を求めるお客様には、OpenCL* によって無制限の拡張性を引き続き提供しています。

図 16. インテル® アーキテクチャーとインテル® FPGA

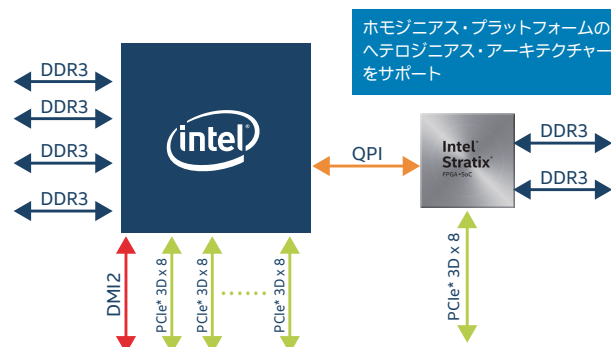
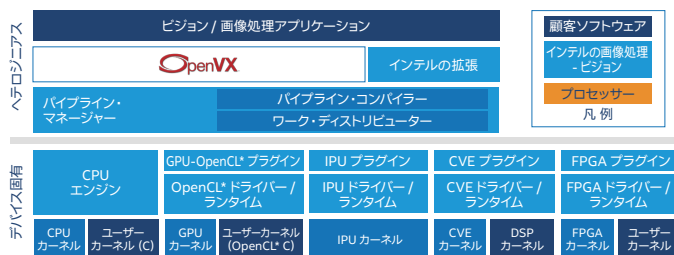


図 17. OpenVINO™ ツールキットのアーキテクチャー



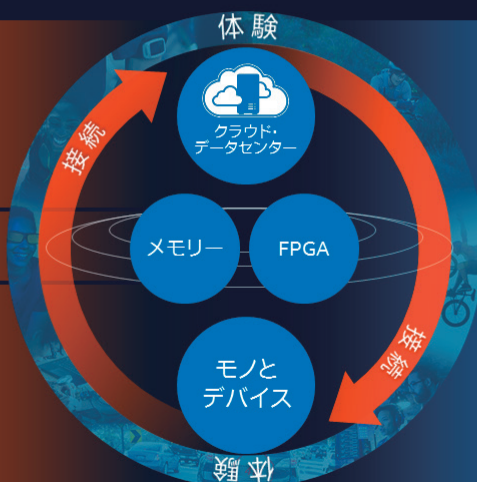
インテルが実現する AI 時代のマシンビジョン

機能

- マシニング / ディープラーニング
- コグニティブ・コンピューティング
- プログラマブル・ソリューション
- Intel® REALSENSE 実行認識
- Movidius コンピューター・ビジョン / ディープラーニング
- コンピューター・ビジョン、ツールと規格
- 衝突回避とナビゲーション

技術革新と M&A

体験

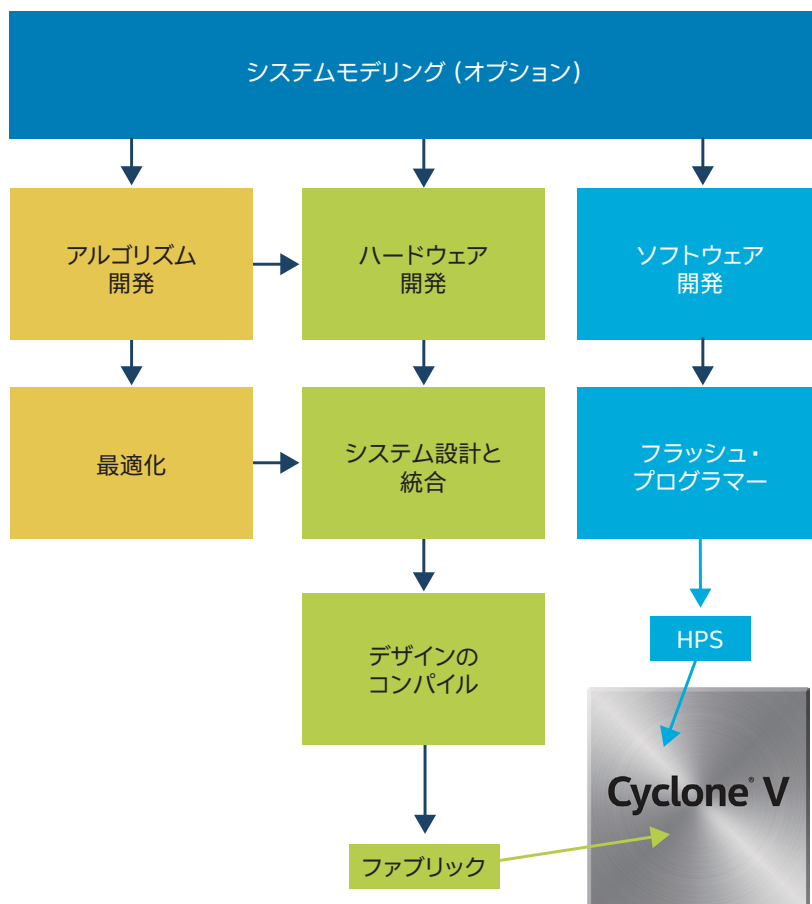


OpenCL および OpenCL ロゴは Apple Inc. の商標であり、Khronos の許可を得て使用しています。

開発環境と 開発ツール

図 18 は、インテル® FPGA 開発ツールがサポートするさまざまな開発フローを示しています。作業分野がソフトウェア領域、ハードウェア領域、モデリングのいずれであっても、インテルには、モデリング、アルゴリズム開発、システム構築に適したツールがあります。

図 18. インテル® FPGA システム開発環境





Arm® Development Studio 5 (DS-5) for インテル® SoC FPGA やその他の Eclipse® ベースの標準ソフトウェア開発 / デバッグツールは、インテルの SoC および FPGA に内蔵された Arm®/Nios® II プロセッサを対象とするソフトウェアの開発に使用できます。

ソフトウェアおよびハードウェアのモデルベースのデザインフロー



DSP Builder for Intel® FPGAs

完全なシステムのモデルをシミュレートし、MathWorks とインテルの C/C++ および HDL コード生成ツールを使用して、FPGA と SoC を直接ターゲットにします。MathWorks の Embedded Coder、HDL Coder、DSP Builder for インテル® FPGA ツールにより、アルゴリズム開発、システムモデリングから、ソフトウェアとハードウェアのデザイン・パーティショニングの検討、システム実装の最適化に至るデザインサイクルを短縮できます。

Intellectual Property

Intel® FPGA Intellectual Property

インテルはパートナーとともに、最適化された標準通信、メモリ・コントローラー、DSP 機能に加え、産業用イーサネット、モーター制御、機能安全などの分野で幅広い IP ポートフォリオを提供しています。

インテル® Quartus® Prime 開発ソフトウェア・ツール

Platform Designer

(formerly Qsys)

Intel® Quartus® Prime

Design Software

インテル® Quartus® Prime 開発ソフトウェアの一部である、プラットフォーム・デザイナーを使用することで、コプロセッサ、インターフェイス IP、オンチップ Arm®/Nios® II プロセッサを統合できます。このツールでは、必要とされるスループット、レイテンシー、面積の制約を満たすために、デザイントポロジー、ペリフェラルのアドレス指定と割り込み、AXI* インターコネクットの生成をシステムレベルで指定できます。

インテル® Quartus® Prime 開発ソフトウェアは、FPGA、CPLD、および SoC デザインの合成、配置と配線、スタティック・タイミング解析のパフォーマンスと生産性に革命をもたらします。

インテル® HLS コンパイラー

Intel® HLS Compiler

インテル® HLS コンパイラーは、アンタイムド (untimed) C++ による入力を基に、インテル® FPGA に最適化された製品レベルの品質のレジスター転送レベル (RTL) コードを生成する、高位合成 (HLS) ツールです。FPGA ハードウェア・デザインの抽象化レベルを RTL から引き上げることで検証時間を短縮します。一般に、C++ で開発されたモデルは RTL よりも検証がはるかに高速になります。

インテル® FPGA SDK for OpenCL™ の概要

インテル® FPGA SDK for OpenCL™ は、ソフトウェア開発者が、インテル® CPU と FPGA を使用したヘテロジニアス・プラットフォームをターゲットにすることで、アプリケーションの高速化を実現できる環境です。この環境は、インテルの最先端のソフトウェア開発フレームワークおよびコンパイラー・テクノロジーと、新しい革新的なインテル® Quartus® Prime 開発ソフトウェアを組み合わせることで、FPGA の詳細を抽象化し、最適化された結果をもたらす次世代開発環境を実現します。インテル® FPGA SDK for OpenCL™ によって、FPGA 独自の機能を活用して、優れた電力効率と低レイテンシーとともにパフォーマンスを向上できます。

OpenVINO™

OpenVINO™ ツールキット

インテル® ディストリビューションの OpenVINO™ ツールキットを使用して、人間の視覚をエミュレートするアプリケーションやソリューションを開発できます。このツールキットでは、畳み込みニューラル・ネットワーク (CNN) に基づいて、インテルのハードウェア (アクセラレーターを含む) 全体にワークロードを配分し、パフォーマンスを最大限に高めます。

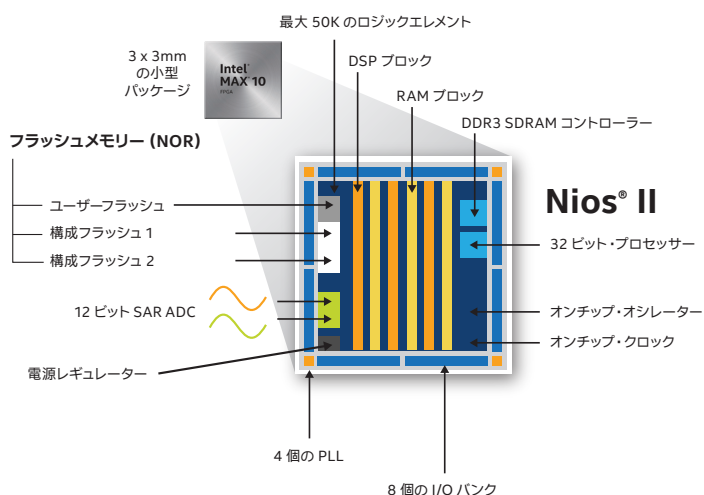
- CNN ベースのディープラーニング推論をエッジで実現
- 共通の API を使用して、CPU、GPU、インテル® Movidius™ ニューラル・コンピュータ・スティック、FPGA など、さまざまなコンピューター・ビジョン・アクセラレーターでのヘテロジニアスな実行をサポート
- 関数ライブラリーと最適化済みのカーネルにより、市場投入までの期間を短縮
- OpenCV および OpenVX* の呼び出しを最適化

産業用製品の 選択

インテル® MAX® 10 デバイスファミリー

インテル® MAX® 10 デバイスファミリーは、CPLDの特性を備えた汎用性に優れた「ハイブリッド」製品ファミリーであり、フル機能のFPGAでもあります。デバイス構成レジスターを提供するオンボード・フラッシュ・メモリーは、Nios® II ソフト・プロセッサ用のパラメーター、コード、データのストレージとして使用できます。インテル® MAX® 10 FPGA は、従来のFPGA回路(ファブリック、RAM、DSP、フェーズロック・ループ (PLL)、I/O) と高度に統合されていますが、アナログブロック (電圧レギュレーター、アナログ-デジタル・コンバーター(ADC)、温度センサー) を組み込むことも可能です。使用事例は、シンプルなロジックブロックの実装から、パルス幅変調器(PWM)チャンネルと産業用通信を扱うコンパニオン・デバイス、完全に統合された1チップ・ソリューション (I/O モジュール、産業用イーサネットを備えた4軸ドライバ、産業用イーサネット・スイッチなど) まで、多岐にわたります。

図 19. インテル® MAX® 10 FPGA アーキテクチャー



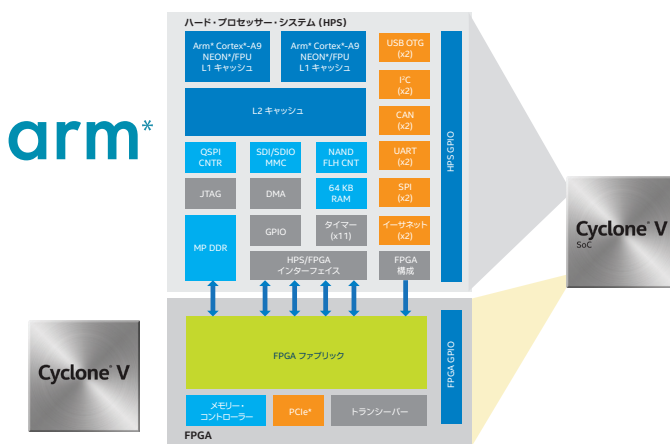
インテル® Arria® 10 デバイスファミリー

インテル® Arria® デバイスファミリーは、ミッドレンジ・アプリケーションに最適な性能と電力効率を提供します。インテル® Arria® デバイスファミリーは、豊富な機能セット (メモリー、ロジック、デジタル信号処理 (DSP) ブロック) に加え、優れたシグナル・インテグリティを誇る最大 25.78Gbps のトランシーバーを搭載しており、より多くの機能を統合し、システム帯域幅を最大化することができます。さらに、Arria® V およびインテル® Arria® デバイスファミリーの SoC タイプは、Arm® ベースのハード・プロセッサ・システム (HPS) を内蔵しており、さらなる高集積化と省電力を実現します。

インテル® Cyclone® デバイスファミリー

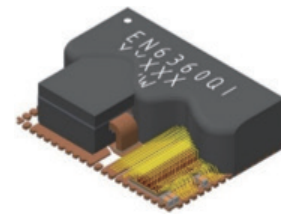
インテル® Cyclone® デバイスファミリーは、長年にわたって、産業機器セグメントにおける主力製品となっています。産業機器セグメントにおいては、コスト、性能、消費電力のバランスが重要です。SoC デバイスファミリーは、FPGA をオンチップ・エンベデッド CPU システムと組み合わせることで、プログラマブル・ロジック・テクノロジーにおける最新のトレンドを表しています。コストやサイズの観点からの明らかな利点に加え、Cyclone® V SoC を採用した実装には、プロセッサ+コンパニオン FPGA のアーキテクチャーをしのぐ大きな優位性があります。プロセッサ・コアとファブリックの結合は、プロセッサをオフロードするのではなく、ファブリックにより機能アクセラレーションを可能にする 2 チップのアプローチよりもはるかに緊密です。HPS と FPGA ファブリック間の帯域幅は非常に広く、ファブリックに実装されたブロックは、キャッシュ・コヒーレンシーを維持しながら、L2 キャッシュを介してプロセッサ・コアとの間でパラメーターを共有できます。さらに、非常に優れた開発 / デバッグ環境により、プロセッサとファブリック間に重要なインタラクションが発生するアーキテクチャーの開発を大幅に迅速化できます。

図 20. Cyclone® V SoC





産業用 IoT の推進： インテル® Enpirion® 電源ソリューション



インテル® Enpirion® 電源ソリューションは、産業用アプリケーションのあらゆる要件に対応する高レベルの統合と極めて小さな実装面積を実現した、パワー・サプライ・オン・チップ (PowerSoC) DC-DC コンバーターを提供する初の製品です。

効率と熱性能の向上

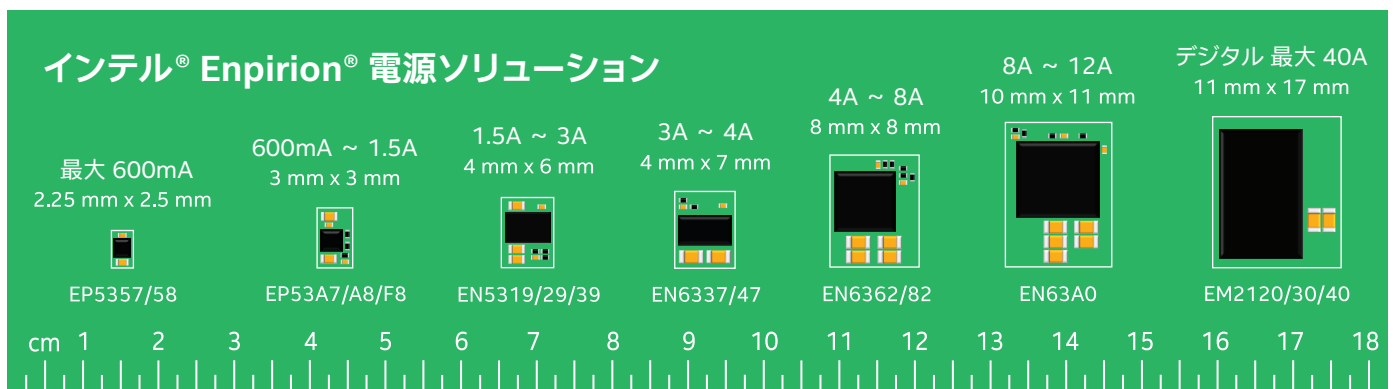
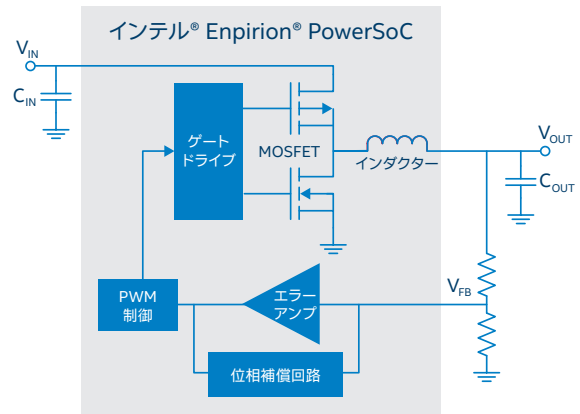
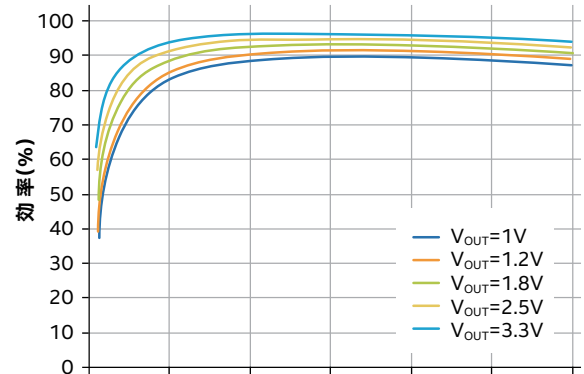
産業用エレクトロニクスでは、より高レベルの性能をより小さなフォームファクターで実現することがますます求められるようになっていきます。通常、従来の熱管理デバイスは選択できません。インテル® Enpirion® 電源ソリューションの高効率ポイントオブロード電源が、システムの熱負荷を大幅に削減し、システムの信頼性向上とコスト削減を実現します。

高い電力密度と小さな実装面積

インテル® Enpirion® PowerSoC は、コントローラー、パワーステージ、位相補償回路の一部、インダクターを1つのデバイスに統合します。モジュールサイズがコンパクトであるため、電磁妨害 (EMI) 放出が極めて低くなります。

容易な設計、高い信頼性

インテル® Enpirion® PowerSoC の完全検証済み設計により、エンジニアはすぐに利用可能なソリューションを開発できます。これにより、ディスクリート電源ソリューションよりも設計時間を40%以上[†]節約できます。さらに重要な点は、より高レベルの統合によって平均故障間隔 (MTBF) と Failure In Time (FIT) レートが改善され、一般的な原因によるシステム故障が減少することです。



詳細情報

インテルの産業用ソリューションの詳細は、当社の販売代理店にお問い合わせください。ホワイトペーパーのダウンロード、ウェブキャストの視聴、開発キットの購入、産業用 IoT ソリューションの詳細については、[産業用オートメーション](#)のウェブサイトを参照してください。



[†] テストは、特定システムでの特定テストにおけるコンポーネントのパフォーマンスを測定しています。ハードウェア、ソフトウェア、システム構成などの違いにより、実際の性能は掲載された性能テストや評価とは異なる場合があります。購入を検討される場合は、ほかの情報も参考にして、パフォーマンスを総合的に評価することをお勧めします。性能やベンチマーク結果について、さらに詳しい情報をお知りになりたい場合は、<http://www.intel.com/benchmarks/> (英語) を参照してください。

OpenCL および OpenCL ロゴは Apple Inc. の商標であり、Khronos の許可を得て使用しています。

©2020 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Inside ロゴ、Arria、Cyclone、Enpirion、Intel Atom、Intel Core、Intel RealSense、MAX、Movidius、Nios、OpenVINO、Quartus、Stratix、Xeon は、アメリカ合衆国および/またはその他の国における Intel Corporation またはその子会社の商標です。インテルの商標の全リストについては、<http://www.intel.co.jp/> の「法務情報」を参照してください。

* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。